



Docket No.: P2000,0144

I hereby certify that this correspondence is being deposited with the United States Postal Service as First Class Mail in an envelope addressed to the Assistant Commissioner for Patents, Washington, D.C. 20231, on the date indicated below.

By: Markus Nollf Date: August 15, 2001

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Elmar Wagner
Applic. No. : 09/917,557
Filed : July 27, 2001
Title : Multiplier Circuit with Offset Compensation and
Quadricorrelator

CLAIM FOR PRIORITY

Hon. Commissioner of Patents and Trademarks,
Washington, D.C. 20231

Sir:

Claim is hereby made for a right of priority under Title 35, U.S. Code, Section 119, based upon the German Patent Application 100 36 735.6, filed July 27, 2000.

A certified copy of the above-mentioned foreign patent application is being submitted herewith.

Respectfully submitted,

Markus Nollf
For Applicant

MARKUS NOLFF
REG. NO. 37,006

Date: August 15, 2001

Lerner and Greenberg, P.A.
Post Office Box 2480
Hollywood, FL 33022-2480
Tel: (954) 925-1100
Fax: (954) 925-1101

/kf



BEST AVAILABLE COPY



Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen: 100 36 735.6

Anmeldetag: 27. Juli 2000

Anmelder/Inhaber: Infineon Technologies AG,
München/DE

Bezeichnung: Multiplizierschaltung mit Offset-Kompensation und Quadrikorrelator

IPC: G 06 G, H 03 D, H 04 L

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 19. Juli 2001
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

CERTIFIED COPY OF
PRIORITY DOCUMENT

Beschreibung

Multipliziererschaltung mit Offset-Kompensation und Quadri-
korrelator

5

Die Erfindung betrifft eine Multipliziererschaltung mit
Offset-Kompensation und einen Quadrikorrelator mit solchen
Multipliziererschaltungen.

- 10 Zur Demodulation frequenzmodulierter Signale in Mobilfunk-
Empfängern können Quadrikorrelatoren verwendet werden. Bei
dem DECT- (Digital enhanced cordless telecommunication-) Stan-
dard wird ebenso wie bei Bluetooth eine GFSK-Modulation
(Gaußsche Frequenzumtastung) eingesetzt. In Mobilfunk-
15 Empfängern, die die genannten Standards einsetzen, kann die
Zwischenfrequenz null betragen oder sehr gering sein.

- Zur Umwandlung des Nutzsymbols in ein Basisband-Symbol mit-
tels FM-Demodulatoren können sogenannte Quadrikorrelatoren
20 verwendet werden. Im Aufsatz "Properties of Frequency Diffe-
rence Detectors" von Floyd M. Gardner, IEEE Transactions on
Communications, volume COM-33, Seiten 131 bis 138, Februar
1985 ist in Figur 3 ein symmetrischer Quadrikorrelator ange-
geben. Dabei sind im I- und im Q-Pfad jeweils Analogmultipli-
25 zierer vorgesehen, denen ein Phasenverschiebungsnetzwerk vor-
geschaltet ist, und deren Ausgänge in einem Differenzknoten
verbunden sind.

- Problematisch bei Quadrikorrelatoren ist, daß die Analogmul-
tiplizierer üblicherweise Gleichspannungsoffsets aufweisen,
30 die ein Übersprechen des Eingangssignals des Demodulators auf
den Ausgang zur Folge haben. Hierdurch wird dem Nutzsymbols
ein Störsymbols überlagert, welches besonders bei der digita-
len Weiterverarbeitung des Nutzsymbols in Basisband-
35 Bausteinen zu Problemen führt.

Es ist bekannt, die Gleichspannungsoffsets der Analogmultiplizierer durch Vergrößern der Chipfläche zu verringern.

Durch die somit verbesserte Anpassung bei den Analogmultiplizierern wird die Bitfehlerrate (bit error rate) bei der Weiterverarbeitung des Nutzsignals zwar verringert, der vergrößerte Chipflächenbedarf ist jedoch insbesondere dahingehend nachteilig, daß in Mobilfunkanwendungen üblicherweise Baugröße, Gewicht und Kostenreduzierung besondere Bedeutung beigemessen wird.

10

Zur Unterdrückung von Gleichspannungs-Offsets in Verstärkern ist es bekannt, sowohl das Eingangssignal als auch das Ausgangssignals des Verstärkers periodisch in der Polarität umzuschalten (Chopping). Dabei muß die Umschaltfrequenz gemäß dem Abtasttheorem mindestens doppelt so groß wie die maximale Nutzfrequenz des Verstärkers sein.

15

Der vorliegenden Erfindung liegt die Aufgabe zugrunde, eine Multipliziererschaltung mit Offsetkompensation sowie einen Quadrikorrelator mit solchen Multipliziererschaltungen anzugeben, bei denen ein offsetbedingtes Übersprechen von Ein- auf Ausgang reduziert ist, welche mit geringem Chipflächenbedarf realisierbar und zur Anwendung in Mobilfunk-Empfängern geeignet sind.

20

25

Erfindungsgemäß wird die Aufgabe mit einer Multipliziererschaltung mit Offset-Kompensation gelöst, aufweisend

- einen Analogmultiplizierer mit einem ersten Signaleingang, einem zweiten Signaleingang und einem Ausgang, an dem ein multipliziertes Signal abgreifbar ist,
- eine Schalteinrichtung zur Polaritätsumkehr, die an den ersten Signaleingang angeschlossen ist, und
- eine Schalteinrichtung zur Polaritätsumkehr, die an den zweiten Signaleingang angeschlossen ist.

30

35

Ein Gleichspannungsoffset eines Analogmultiplizierers wird dadurch kompensiert, daß beiden Eingängen des Analogmultiplizierers Umschalter zum Umpolen der jeweiligen Eingangsspannungen vorgeschaltet sind. Die Eingangsspannungen können dabei jeweils gleichzeitig umgepolt werden. Wenn beide Eingangssignale umgepolt zugeführt werden, so hebt sich durch Produktbildung am Ausgang das Minus-Vorzeichen auf. Das Umpolen kann periodisch erfolgen.

10

Die beiden Eingänge können an eine gemeinsame Schalteinrichtung oder an zwei voneinander getrennte Schalteinrichtungen angeschlossen sein.

15

Die beschriebene Anordnung hat den Vorteil, daß Signale, die am Eingang des Analogmultiplizierers zuführbar sind, nicht auf den Ausgang des Analogmultiplizierers übersprechen. Falls am Ausgang des Analogmultiplizierers ein Gleichspannungs-Offset bestehen bleibt, so kann dieser in einfacher Weise unterdrückt werden, da er wie ein Frequenzfehler behandelt werden kann. Am Ausgang des Analogmultiplizierers ist durch Elimination des negativen Vorzeichens durch die Produktbildung kein weiterer Umschalter erforderlich.

20

25

In einer vorteilhaften Ausführungsform der vorliegenden Erfindung ist der Schalteinrichtung ein Taktsignal mit einer Umschaltfrequenz zuführbar. Dabei kann für beide Signaleingänge des Analogmultiplizierers je eine Schalteinrichtung oder eine gemeinsame Schalteinrichtung vorgesehen sein. Die Schalteinrichtungen können mit der Umschaltfrequenz so angesteuert sein, daß die den Signaleingängen zuführbaren Eingangssignale jeweils gleichzeitig umgepolt werden.

30

35

In einer weiteren, vorteilhaften Ausführungsform der vorliegenden Erfindung ist die Umschaltfrequenz größer oder gleich der doppelten Frequenz der den Signaleingängen zuführbaren Signale. Gemäß dem Abtasttheorem ist die niedrigste Ab-

tastfrequenz, bei der sich das Nutzsignal noch fehlerfrei, das heißt ohne Informationsverlust rekonstruieren läßt, größer oder gleich der doppelten, maximalen Nutzsignalfrequenz.

5 In einer weiteren, vorteilhaften Ausführungsform der vorliegenden Erfindung liegt die Umschaltfrequenz in einem Bereich zwischen 4-facher und 32-facher Frequenz der den Signaleingängen zuführbaren Signale.

10 In einer weiteren, vorteilhaften Ausführungsform der vorliegenden Erfindung ist die Spannung am Ausgang des Analogmultiplizierers das Produkt aus den Spannungen der den Signaleingängen zuführbaren Signale.

15 Wenn die den Signaleingängen des Analogmultiplizierers zuführbaren Signale als Differenzsignale vorliegen, kann es vorteilhaft sein, daß die Signaleingänge des Analogmultiplizierers je zwei Klemmen zur Zuführung der als Differenzsignale vorliegenden Eingangssignale aufweisen.

20

Falls die Eingangssignale als Differenzsignale vorliegen, kann das Umpolen in den Schalteinrichtungen dadurch besonders einfach gestaltet sein, daß zur Polaritätsumkehr der Eingangssignale lediglich die beiden, daß Differenzsignal führenden Leitungen verpolt werden müssen.

25

Bezüglich des Quadrikorrelators wird die Aufgabe mit einem Quadrikorrelator gelöst, bei dem je ein Analogmultiplizierer in einem I- und in einem Q-Pfad eines Quadrikorrelators vorgesehen ist, wobei die Ausgänge der Analogmultiplizierer in einem Differenzknoten verbunden sind, und an die Eingänge der Analogmultiplizierer je eine Schalteinrichtung zum periodischen Umpolen der Signalspannungen der Eingangssignale angeschlossen ist. Der Differenzknoten kann ein Summierglied
30 sein, dem der I-Pfad mit positivem und der Q-Pfad mit negativem Vorzeichen zuführbar ist.
35

Hierdurch wird bei einem zur Frequenzdemodulation einsetzbaren Quadrikorrelator ein Übersprechen der Signale auf den I- und Q-Pfaden auf das Ausgangssignal des Quadrikorrelators verhindert. Somit ist eine digitale Weiterverarbeitung des Nutzsignals, beispielsweise in einem Basisband-Baustein, mit einer Bitfehlerrate (bit error rate) realisierbar, welche null oder minimal ist.

Das vorliegende Prinzip ist nicht auf die Anwendung bei Mischer- oder Demodulatorschaltungen begrenzt, sondern kann von einem Fachmann entsprechend auf andere Anwendungen übertragen werden.

Weitere Einzelheiten der Erfindung sind in den Unteransprüchen angegeben.

Die Erfindung wird nachfolgend anhand von Ausführungsbeispielen näher erläutert. Es zeigen:

Figur 1 ein erstes Ausführungsbeispiel der vorliegenden Erfindung anhand eines Blockschaltbildes,

Figur 2 eine Analogmultipliziererschaltung gemäß Figur 1, angewandt in einem Quadrikorrelator, und

Figur 3 eine Umschalteneinrichtung für Differenzsignale zur Anwendung in Multipliziererschaltungen gemäß Figur 1 oder Figur 2.

Figur 1 zeigt eine Multipliziererschaltung mit einem Analogmultiplizierer M1, der einen ersten Signaleingang E1, einen zweiten Signaleingang E2 und einen Ausgang A aufweist. An die Signaleingänge E1, E2 des Analogmultiplizierers M1 ist je eine Schalteinrichtung S1, S2 angeschlossen.

Die Schalteinrichtungen S1, S2, denen ein Taktsignal C zuführbar ist, dienen zum gleichzeitigen, periodischen Umpolen

der Spannungen U_1 , U_2 der Eingangssignale E_1 , E_2 . Die Ausgangsspannung U_A des Analogmultiplizierers M_1 entspricht der Multiplikation der Spannungen U_1 , U_2 der Eingangssignale E_1 , E_2 gemäß der Formel

5

$$U_A = U_1 \cdot U_2.$$

Sofern der Analogmultiplizierer einen Gleichspannungsoffset U_{01} , U_{02} zwischen Ein- und Ausgang aufweist, so gilt für die
10 Ausgangsspannung U_A :

$$U_A = (U_1 + U_{01}) \cdot (U_2 + U_{02}) = U_1 \cdot U_2 + U_1 \cdot U_{02} + U_2 \cdot U_{01} + U_{01} \cdot U_{02}$$

Sind beide Eingangsspannungen umgepolt, so gilt:

15

$$U_A = (-U_1) \cdot (-U_2) = U_1 \cdot U_2$$

Setzt man die Umschaltfrequenz f_c des Taktsignals C als groß gegenüber der Frequenz des Eingangssignals voraus, so gilt
20 gemäß der Addition beider Schaltzustände zur Mittelung über eine Periode des Taktsignals C :

$$\begin{aligned} 2 \cdot U_A &= (U_1 + U_{01}) \cdot (U_2 + U_{02}) + (-U_1 + U_{01}) \cdot (-U_2 + U_{02}) \\ &= U_1 \cdot U_2 + U_1 \cdot U_{02} + U_2 \cdot U_{01} \\ &\quad + U_{01} \cdot U_{02} + (-U_1) \cdot (-U_2) + (-U_1) \cdot U_{02} + (-U_2) \cdot U_{01} + U_{01} \cdot U_{02} \\ &= U_1 \cdot U_2 + (-U_1) \cdot (-U_2) + (U_1 - U_1) \cdot U_{02} + (U_2 - U_2) \cdot U_{01} + U_{01} \cdot U_{02} + U_{01} \cdot U_{02} \\ &= 2 \cdot U_1 \cdot U_2 + 2 \cdot U_{01} \cdot U_{02} \end{aligned}$$

25 oder zusammengefaßt und gekürzt

$$U_A = U_1 \cdot U_2 + U_{01} \cdot U_{02}$$

Da die gemischten Terme verschwinden, werden Signale, die
30 vom Eingang des Analogmultiplizierers oder Mischers zum Ausgang überkoppeln, unterdrückt. Der verbleibende, reine Gleichspannungs-Offset $U_{01} \cdot U_{02}$ ist deshalb unproblematisch, da

er wie ein Frequenzfehler erkannt und unterdrückt werden kann.

Es ist also mit geringem schaltungstechnischem Aufwand eine Multipliziererschaltung angegeben, bei der ein Übersprechen von Eingangssignalen auf den Ausgang unterdrückt ist. Diese Multipliziererschaltung ist in einfacher Weise mit geringem Bedarf an Chipfläche realisierbar, beispielsweise in Mobilfunkanwendungen.

Figur 2 zeigt einen zur Frequenzdemodulation eingesetzten symmetrischen Quadrikorrelator mit einem I- und einem Q-Pfad. Im I- und Q-Pfad ist jeweils ein Analogmultiplizierer M1, M2 vorgesehen. Die Ausgänge der Analogmultiplizierer M1, M2 sind in einem Differenzknoten zur Differenzbildung der Ausgangsspannungen UA, UB verbunden. Dem differenzbildenden Knoten D kann beispielsweise ein Basisbandbaustein zur digitalen Weiterverarbeitung des Nutzsignals nachgeschaltet sein. Die Analogmultiplizierer M1, M2 weisen jeweils zwei Eingänge E1, E2 bzw. E3, E4 auf, an die jeweils eine Umschalteinrichtung S1, S2, S3, S4 angeschlossen ist. Den Umschalteinrichtungen S1, S2, S3, S4 ist jeweils ein Taktsignal C zuführbar. Abhängig vom Taktsignalpegel liegt an den Ausgängen der Umschalteinrichtungen S1 bis S4 die Spannung des Eingangssignals U1, U2, U3, U4 identisch oder invertiert an. Während die Schalteinrichtungen S1 und S4 unmittelbar im I- bzw. im Q-Pfad angeordnet sind, sind die Schalteinrichtungen S2, S3 mittelbar über ein Phasenverschiebungsnetzwerk FS mit I- bzw. Q-Pfad verbunden.

Durch jeweils gleichzeitiges Umpolen der Signalspannungen U1, U2, U3, U4 der an den Eingängen E1 bis E4 anliegenden Eingangssignale der Analogmultiplizierer M1, M2 mit einer Umschaltfrequenz f_c wird ein Übersprechen der Eingangssignale der Analogmultiplizierer auf ihre Ausgänge bzw. den Ausgang des Quadrikorrelators wirksam unterdrückt. Die Umschaltfrequenz f_c ist dabei gemäß Abtasttheorem zumindest doppelt so

groß wie die maximal auftretende Nutzsignalfrequenz. Für eine einfache, schaltungstechnische Realisierung kann die Umschaltfrequenz f_c beispielsweise in einem Bereich zwischen 4-facher und 32-facher Nutzsignalfrequenz liegen.

5

Sofern die den Analogmultiplizierern M1, M2 an ihren Signaleingängen E1 bis E4 zuführbaren Signale als Differenzsignale vorliegen, kann die Polaritätsumkehr der Eingangssignale in einfacher Weise mit einer Umschalteinrichtung M1 gemäß

10

Figur 3 bewerkstelligt werden. Denn zum Umpolen bzw. invertieren der Eingangssignale ist lediglich das Vertauschen der beiden das Differenzsignal führenden Leitungen erforderlich.

Selbstverständlich kann das für die erste Schalteinrichtung S1 gezeigte Prinzip auch für die weiteren Schalteinrichtungen

15

S2 bis S4 angewandt werden.

Patentansprüche

1. Multipliziererschaltung mit Offset-Kompensation, aufweisend

5

- einen Analogmultiplizierer (M1) mit einem ersten Signaleingang (E1), einem zweiten Signaleingang (E2) und einem Ausgang (A), an dem ein multipliziertes Signal abgreifbar ist,

10 - eine Schalteinrichtung (S1) zur Polaritätsumkehr, die an den ersten Signaleingang (E1) angeschlossen ist, und

- eine Schalteinrichtung (S2) zur Polaritätsumkehr, die an den zweiten Signaleingang angeschlossen ist.

15

2. Multipliziererschaltung nach Anspruch 1, dadurch gekennzeichnet, daß der Schalteinrichtung (S1, S2) ein Taktsignal (C) mit einer Umschaltfrequenz (f_c) zuführbar ist.

20

3. Multipliziererschaltung nach Anspruch 2, dadurch gekennzeichnet, daß die Umschaltfrequenz (f_c) größer oder gleich der doppelten Frequenz der den Signaleingängen (E1, E2) zuführbaren Signale ist.

25

4. Multipliziererschaltung nach Anspruch 3, dadurch gekennzeichnet, daß die Umschaltfrequenz (f_c) in einem Bereich zwischen 4-facher und 32-facher Frequenz der den Signaleingängen (E1, E2) zuführbaren Signale liegt.

30

5. Multipliziererschaltung nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, daß die Spannung (UA) am Ausgang (A) des Analogmultiplizierers (M1) das Produkt aus den Spannungen (U1, U2) der den Signaleingängen (E1, E2) zuführbaren Signale ist.

35

6. Multipliziererschaltung nach einem der Ansprüche 1 bis 5,
dadurch gekennzeichnet,
daß die Signaleingänge (E1, E2) je zwei Klemmen zur Zuführung
5 von als Differenzsignale vorliegenden Eingangssignale aufweisen.

7. Multipliziererschaltung nach Anspruch 6,
dadurch gekennzeichnet,
10 daß die Schalteinrichtung (S1, S2) zur Polaritätsumkehr Mittel zum Verpolen zweier das Differenzsignal führender Leitungen aufweist.

8. Quadrikorrelator,

15 bei dem je ein Analogmultiplizierer (M1, M2) mit zwei Eingängen (E1, E2, E3, E4) und einem Ausgang in je einem Signalpfad (I, Q) vorgesehen ist, denen Quadraturkomponenten eines Signals zuführbar sind, wobei die Ausgänge der Analogmultiplizierer (M1, M2) in einem Differenzknoten (D) verbunden sind,
20 dadurch gekennzeichnet,
daß an die Eingänge (E1, E2, E3, E4) der Analogmultiplizierer (M1, M2) je eine Schalteinrichtung (S1, S2, S3, S4) zur periodischen Polaritätsumkehr von den Eingängen (E1, E2, E3, E4) zuführbaren Signalen angeschlossen ist.

Zusammenfassung

Multipliziererschaltung mit Offset-Kompensation und Quadri-
korrelator

5

An die beiden Signaleingänge (E1, E2) eines Analogmultiplizierers (M1) ist je eine Schalteinrichtung (S1, S2) zur periodischen Polaritätsumkehr der Eingangsspannungen (U1, U2) vorgesehen. Ein Taktsignal (C), welches den Schalteinrichtungen (S1, S2) zuführbar ist, hat eine Umschaltfrequenz (f_c), welche vorzugsweise größer oder gleich der doppelten Nutzsignal-Frequenz ist. Hierdurch wird ein offsetbedingtes Übersprechen von Eingangssignalen auf den Ausgang (A) des Analogmultiplizierers (M1) unterdrückt. Dieses Prinzip ist in Quadrikorrelatoren anwendbar.

10
15

Figur 1

1/2

FIG 1

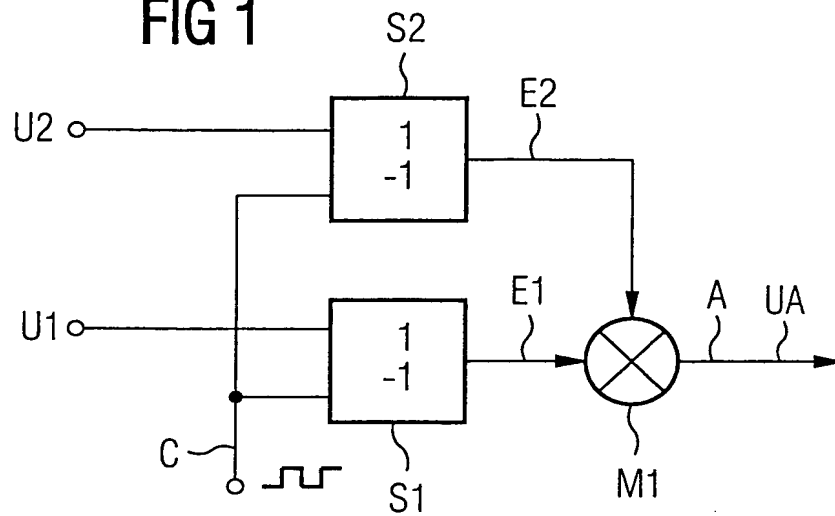


FIG 2

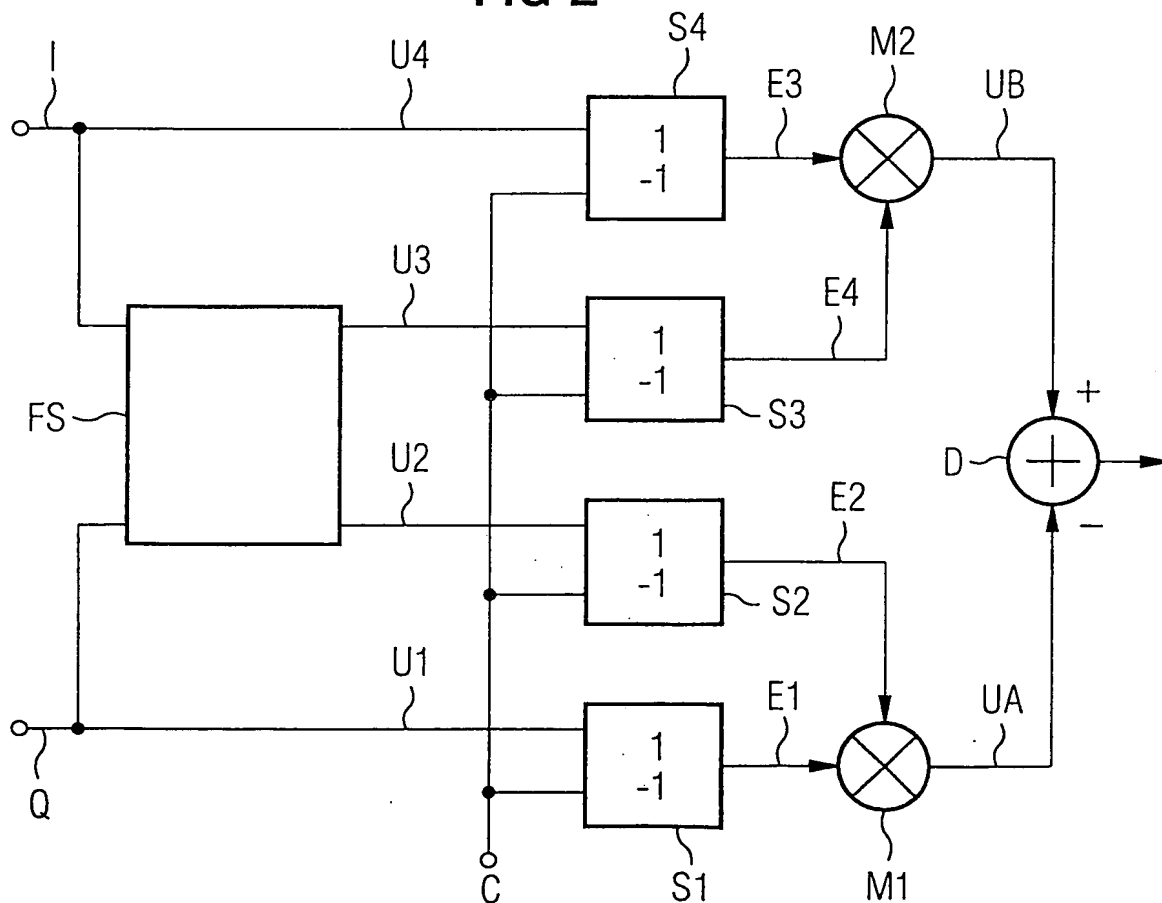


FIG 3

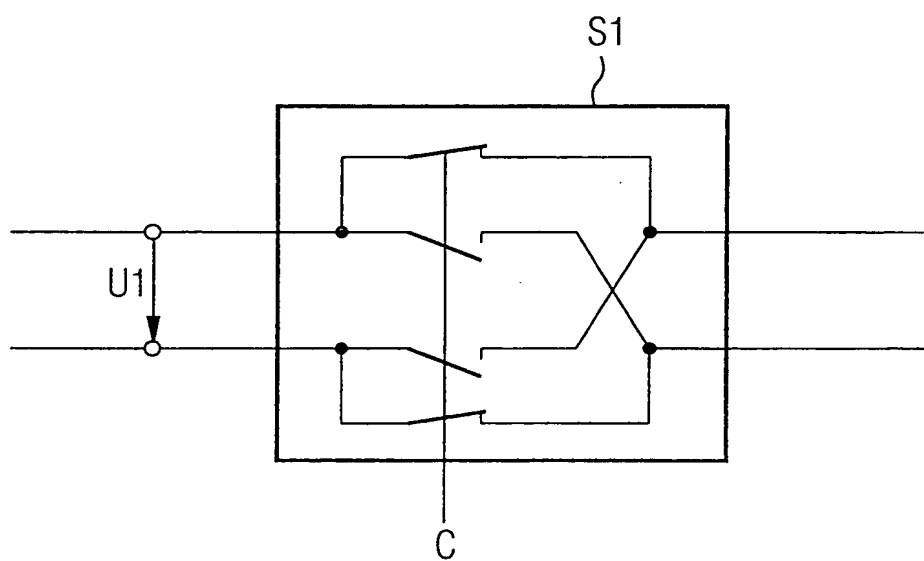


FIG 1

